

İÇİNDEKİLER

BÖLÜM 1

GİRİŞ

1.1. Lojik devre içeriği	(1)
1.1.1. Kodlama, Kod tabloları	(2)
1.1.2. Kombinezonsal Devre / Ardışıl Devre	(4)
1.1.3. Kanonik Model / Algoritmik Model	(4)
1.1.4. Tasarım adımları ve üretim	(4)
1.1.5. Transistör ve Kapılar	(5)
1.1.6. Saklayıcı ve Bellek Elemanları	(6)
1.1.7. Teknoloji (TTL , CMOS)	(7)
1.1.8. Tasarım ve Benzetim	(7)
1.1.9. Maliyet	(8)
1.1.10. Gerçekleştirme	(8)
1.2. İşaretler ve analog/sayısal dönüşüm	(9)
1.2.1. İşaretlerin sınıflandırılması	(10)
1.2.2. Analog/Sayısal dönüşüm	(14)
1.2.3. Sayısal /Analog Dönüşüm	(17)
1.2.4. BitDijit Byte Word kavramları	(18)
1.3. Çalışma Soruları	(19)

BÖLÜM 2

SAYI SİSTEMLERİ

2.1. Giriş	(21)
2.2. Farklı Sayı Sistemleri	(21)
2.3. Sayıların Farklı Sayı Sisteminde Gösterimi	(22)
2.4. Sayı Sistemleri Arasında Dönüşüm	(22)
2.4.1. b Tabanlı Bir Sayının 10 Tabanına Dönüşümü	(23)
2.4.2. 10 Tabanlı Bir Sayının b Tabanına Dönüşümü	(23)
2.4.3. Sekiz ve 16 Tabanlı Sayılar	(28)
2.5. Sayıların Bilgisayar Ortamında Gösterimi	(31)
2.5.1. Kesirli Sayıların Bilgisayarda Gösterimi	(32)
2.5.2. Tam Sayıların Bilgisayarda Gösterimi	(33)
2.5.3. İkili Sayıların Uzatılması	(35)
2.6. İkili Sayı Sisteminde Toplama/Çıkarma İşlemleri	(36)
2.6.1. Mutlak Değeri Kullanarak Toplama/Çıkarma	(36)
2.6.2. Tümleneyen Aritmetiği ile Toplama/Çıkarma	(37)
2.7. İkili Sayı Sisteminde Çarpma	(39)
2.8. Kodlama ve Kod Çeşitleri	(40)
2.9. Çalışma Soruları	(45)

BÖLÜM 3

SAYISAL DEVRE TEMELLERİ

3.1. Lojik Değişkenler ve Fonksiyonlar	(47)
3.1.1. Lojik Devreler	(47)
3.1.2. Lojik Değişkenler ve Fonksiyonlar	(48)
3.2. Lojik İşlemleri	(48)
3.2.1. Temel Lojik İşlemleri	(49)
3.2.1.1. VE (AND) İşlemi	(49)
3.2.1.2. VEYA (OR) İşlemi	(49)
3.2.1.3. TÜMLEME (NOT) İşlemi	(50)
3.2.2. Diğer Lojik İşlemleri	(50)
3.2.2.1. VEDEĞİL (NAND) İşlemi	(50)
3.2.2.2. VEYADEĞİL (NOR) İşlemi	(51)
3.2.2.3. ÖZEL VEYA (XOR) İşlemi	(51)
3.2.2.4. ÖZEL VEYADEĞİL (XNOR) İşlemi	(52)
3.2.3. Karmaşık Lojik Fonksiyonlar	(53)
3.2.4. Lojik Kapıların ve Fonksiyonların Doğruluk Tabloları	(54)
3.2.5. Lojik Kapı ve Lojik Devre Diyagramları	(55)
3.3. Lojik Kapıların Gerçekleştirilmesi	(57)
3.4. Sayısal Tümdevrelerin Çıkış Şekilleri ve Ortak Yola Bağlanması	(62)
3.4.1. Lojik Kapıların Çıkış Şekilleri	(62)
3.4.2. Ortak Yol (Bus) Kullanımı	(69)
3.5. Sayısal Tümdevreler	(71)
3.6. Sayısal Tümdevrelerin Özellikleri	(74)
3.7. Boole Cebri Aksiyom ve Teoremleri	(75)
3.7.1. Boole Cebri Aksiyomları	(75)
3.7.2. Boole Cebri Teoremleri	(76)
3.8. Boole Cebri Fonksiyonları	(79)
3.8.1. Boole Cebri Fonksiyonlarının gösterilişi	(81)
3.8.2. Kanonik Açınımlar	(81)
3.8.3. Kanonik Açınımların Birbirlerine Dönüştürülmesi	(83)
3.9. Kanonik Biçimli Fonksiyonların Lojik Kapılarla Gerçekleştirilmesi	(86)
3.10. Lojik Fonksiyonların Tek Tip Kapı Elemanları ile Gerçekleştirilmesi	(87)
3.11. Lojik Fonksiyonların Lojik Devre Diyagramlarının Çizilmesi	(93)
3.12. Lojik Devrelerin Lojik Fonksiyonlarının Elde Edilmesi	(93)
3.13. Çalışma Soruları	(94)

BÖLÜM 4

LOJİK FONKSİYONLARIN İNDİRGENMESİ

4.1. Giriş	(99)
4.2. Görüşe Dayalı İndirgeme Yöntemi	(99)
4.3. Karnaugh Diyagramları Yöntemi ile İndirgeme	(100)
4.4. Tehlike (Hazard).....	(117)
4.5. Çalışma soruları.....	(120)

BÖLÜM 5

KOMBİNEZONSAL DEVRELER

5.1. Giriş.....	(123)
5.2. Kombinezonsal Devre Analizi	(124)
5.3. Kombinezonsal Devre Tasarımı	(125)
5.4. Kombinezonsal Tümlleşik Devreler	(128)
5.4.1. Tampon (Buffer) Devreleri	(128)
5.4.2. Aritmetik Toplama /Çıkarma Devreleri	(131)
5.4.2.1. Aritmetik Toplama / Çıkarma İşlemleri	(131)
5.4.2.2. Aritmetik Çarpma İşlemleri.....	(141)
5.4.3. Çoğullayıcı (Multiplexer-MUX)	(142)
5.4.4. Dağıtıcı (Demultiplexer-DEMUX).....	(158)
5.4.5. Kod Çözücüler (Decoder)	(163)
5.4.6. Kodlayıcı (Encoder)	(165)
5.4.7. Kod Çevirici (Code Converter)	(167)
5.4.8. 7-Parçalı Gösterge (Seven Segment Display)	(169)
5.5. Karşılaştırıcı (Comparator)	(173)
5.6. ALU Tasarımı (Aritmetic Logic Unit-ALU)	(174)
5.7. Uygulamalar	(175)
5.8. Tasarım Soruları	(186)

BÖLÜM 6

PROGRAMLANABİLİR KOMBİNEZONSAL DEVRELER

6.1. Giriş	(195)
6.2. Programlanabilir Kombinezonsal Devreler (PLD)	(196)
6.3. Programlanabilir Lojik Diziler (PLA)	(199)
6.4. Programlanabilir Dizi Lojiği (PAL)	(202)
6.5. Programlanabilir ROM	(204)
6.6. Alan Programlanabilir Kapı Dizisi (FPGA)	(206)
6.7. Tasarım Soruları	(207)

BÖLÜM 7

ARDIŞIL DEVRE TEMELLERİ

7.1. Giriş	(209)
7.2. Ardışıl Devrelerin Genel Yapısı	(209)
7.2.1. Mealy ve Moore Tipi Makinalar	(210)
7.2.2. Asenkron ve Senkron Ardışıl Devreler	(212)
7.2.2.1 Asenkron Ardışıl Devreler	(212)
7.2.2.2. Senkron Ardışıl Devreler	(213)
7.2.3. Durum Tablosu ve Durum Diyagramları.....	(214)
7.2.4. Standart Tasarım Elemanları	(219)
7.2.5. Saat İşareti	(220)
7.2.6. Kenar ve Düzey Tetikleme	(221)
7.2.7. Senkron Hücrelerin Zaman Diyagramı	(222)
7.3. Tutucu (Latch)	(223)
7.4. Flip Flop (FF)	(226)
7.5. Tasarım Soruları	(242)

BÖLÜM 8

SAKLAYICILAR ve SAYICILAR

8.1. Giriş	(245)
8.2. Saklayıcılar (Register's)	(245)
8.2.1. Ötelemeli Saklayıcı (Shift Register).....	(248)
8.3. Veri Transferi	(252)
8.4. Sayıcılar.....	(253)
8.4.1. Asenkron Sayıcılar	(256)
8.4.1.1. Asenkron İleri Sayıcılar	(257)
8.4.1.2. Asenkron Geri Sayıcılar	(258)
8.4.1.3. Asenkron Sayıcıların Programlanması	(260)
8.4.2. Senkron Sayıcılar	(273)
8.4.3. BCD Sayıcılar	(274)
8.4.4. Sayıcı Uygulamaları	(276)
8.4.5. Frekans Bölücüler	(279)
8.5. Tasarım Soruları	(279)

BÖLÜM 9

ARDIŞIL DEVRE ANALİZ & TASARIM

9.1. Giriş	(283)
9.2. Ardışıl Devre Analizi	(283)
9.3. Ardışıl Devre Tasarımı	(288)
9.3.1 Kanonik Yaklaşım	(289)
9.3.2 Modüler Yaklaşım	(306)

9.3.3 Algoritmik Yaklaşım	(306)
9.4. Tasarım Soruları	(307)

BÖLÜM 10

BELLEK ELEMANLARI

10.1. Giriş	(311)
10.2. Bellekler	(311)
10.2.1 Belleklerin Görevleri ve Sınıflandırılması	(313)
10.2.2 Bilgisayarlar ve Bellek Mimarisi	(314)
10.3. Bellek Türleri ve Yapıları	(317)
10.3.1. Birincil Bellek Türleri	(320)
10.3.1.1. RAM Bellek	(320)
10.3.1.2. ROM Bellek	(329)
10.3.1.3. FLAŞH Bellek	(333)
10.3.1.4. Asosiyatif Bellek	(334)
10.3.2. İkincil Bellek Türleri	(335)
10.3.2.1. Manyetik Bellekler	(335)
10.3.2.2. Optik Bellekler	(342)
10.4. Programlanabilir Ardışıl Devreler (PSA)	(351)
10.5. Tasarım Soruları	(353)
Kaynaklar	(355)
Dizin	(357)